

Implementação de controladores lógicos difusos usando FPGA ou ASIC

IMPLEMENTATION OF FUZZY LOGIC CONTROLLERS USING FPGA OR ASIC

Leonardo Mesquita
Galdenoro Botura Junior
Paloma Maria Silva Rocha
Universidade Estadual Paulista - UNESP
Faculdade de Engenharia de Guaratinguetá - FEG
Departamento de Engenharia Elétrica

RESUMO

Controladores difusos são tradicionalmente implementados usando microprocessadores ou microcontroladores sendo que este tipo de implementação produz resultados muito satisfatórios em aplicações de controle. Neste trabalho será apresentado outras abordagens de implementações, FPGA ou ASIC, usadas para produzir sistemas de controle baseados na lógica difusa. A FPGA permite ao projetista fazer modificações futuras de modo mais rápido e eficiente, quando comparado com implementações feitas por microprocessadores, sendo que as modificações podem ser realizadas on-board. Outra grande vantagem da implementação de controlador difuso baseado em FPGA é o uso de alguma linguagem de programação de hardware, tal como VHDL ou VERILOG, que torna o projeto desenvolvido independente do fabricante do dispositivo programável. ASIC também podem ser desenvolvido de acordo com as especificações de um dado cliente, sendo então possível otimizar o máximo o desempenho do sistema de controle.

PALAVRAS CHAVE

FPGA, ASIC, hardware, controlador lógico difuso.

ABSTRACT

Fuzzy logic controllers are generally implemented using on general-purpose microprocessors being that this kind of implementation produces very satisfactory results in application of control. In this paper will be presented other abordagens of implementations, FPGA or ASIC, used for produce systems of control based in the fuzzy logic. FPGA allows to the designer to make future modifications of way more quick and more

efficient, when compared with implementations by microprocessors, being that the modifications can be carried out on-board. Another great advantage of the implementation of fuzzy logic controller based in FPGA is the use of some hardware programming language, as VHDL or VERILOG, that becomes the independent project developed of the manufacturer of the programmable device. ASIC also can be developed agreement with the specifications of a data customer, being then possible to optimize the maximum the performance of the system of control.

KEYWORDS

FPGA, ASIC, hardware, fuzzy logic controller.

INTRODUÇÃO

A lógica difusa, proposta por L. Zadeh em 1965 (Zadeh,1965 - Zadeh,1973), é uma lógica de múltiplos valores que pode ser utilizada para resolver problemas em sistemas de controle onde o modelamento do mesmo é muito difícil ou quase impossível de ser obtido pelo método clássico devido às suas não-linearidades, às variações do processo ao longo do tempo ou à própria imperícia humana em se obter um modelo que represente o sistema. A lógica difusa utiliza a opinião de um especialista da área onde se deseja implementar o controle para que se possa estabelecer um conjunto de regras condicionais que serão utilizadas na implementação do referido controle. As regras condicionais utilizadas em sistemas de controle baseado em tal lógica estão na forma de expressões lingüísticas, ao invés de expressões matemáticas, como nos sistemas de controle baseado na metodologia clássica.

A lógica difusa possui como característica principal o fato de manusear informações imprecisas, fornecendo

um método para transladar estas informações, como as expressões utilizadas diariamente na comunicação humana, para uma forma compreensível por sistemas industriais. A lógica difusa é uma metodologia de projeto que incorpora a forma humana de raciocínio em sistemas de controle.

A primeira aplicação da lógica difusa em um sistema de controle foi realizada por Mandami. A partir deste trabalho pioneiro, outras aplicações surgiram mostrando a eficiência desta metodologia e, como consequência, vários produtos de consumo acabaram por incorporar tais sistemas de controle.

Nas primeiras aplicações da teoria da lógica difusa em sistemas de controle, os sistemas eram implementados através de programas de computadores, ou seja, por meio de softwares. Este tipo de implementação, mesmo hoje, exige um algoritmo complexo, implicando, em geral, em baixa velocidade de operação de todo sistema, dependendo do tempo de processamento do sistema que o monitora. Outro ponto negativo desta proposta é a impossibilidade de se compactar o sistema de controle.

Com a recente explosão de produtos de consumo que utilizam tecnologia baseada na lógica difusa, engenheiros e cientistas começaram a propor novas formas de implementações para estes sistemas quando de sua obtenção por hardware. Assim, surgiu a necessidade do desenvolvimento de uma nova geração de circuitos integrados VLSI. Esta nova geração de Circuitos integrados foi denominada de microprocessadores e/ou microcontroladores lógicos difusos. As

implementações destes sistemas por hardware se dividem em três categorias: analógica, digital ou híbrida, sendo que cada uma das três metodologias de projeto citadas possuem vantagens e desvantagens que serão apresentadas durante o decorrer deste trabalho (El-Hawary,1998).

CONTROLADOR LÓGICO DIFUSO

Um microprocessador lógico difuso - MLD é constituído por três blocos principais: o bloco fuzificador, o bloco de inferência e o bloco defuzificador. O diagrama em blocos de um MLD é apresentado na Figura 1.

O bloco fuzificador possui a função de converter o valor da variável de entrada para o seu correspondente valor difuso, ou seja, este bloco possui como função principal realizar a translação, da variável medida, do domínio real para o domínio difuso. O valor real da variável é convertido para o mundo difuso para que o mesmo expresse o valor das incertezas existentes na medida realizada. A variável de entrada fuzificada é então inserida no módulo de inferência do MLD.

No módulo de inferência, são armazenadas as regras que formam a base de conhecimento utilizada pelo processador para solucionar um determinado problema. Em implementações em hardware tal máquina é projetada para operar de modo paralelo. Deste modo a velocidade de operação do processador pode ser sensivelmente aumentada. O módulo de inferência avalia as regras de controle armazenadas e produz como saída um conjunto difuso definido no universo de possíveis ações que o sistema deve produzir.

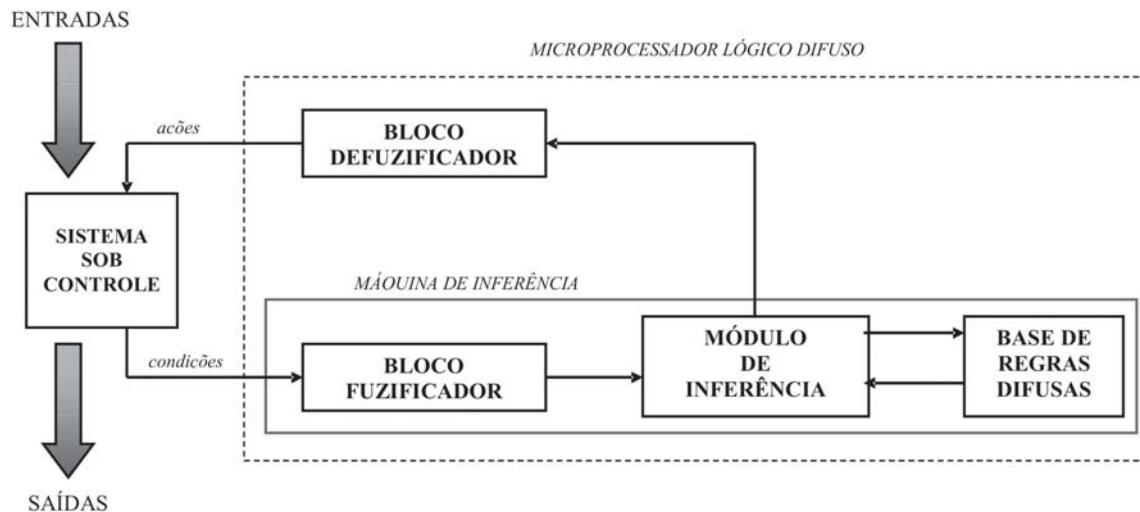


Figura 1: Diagrama em blocos de um microprocessador lógico difuso.

O bloco defuzificador tem a função de converter o conjunto difuso, que representa a possível ação a ser tomada no sistema de controle, em um valor real que melhor representa tal conjunto, ou seja, este bloco possui a função inversa do bloco fuzificador existente no MLD.

PRINCIPAIS IMPLEMENTAÇÕES DE CIRCUITOS INTEGRADOS USADOS EM MICROPROCESSADORES BASEADOS EM LÓGICA DIFUSA

Neste tópico é apresentado um histórico das principais implementações realizadas em hardware analógico e digital dos circuitos integrados usados em projetos de microprocessadores baseados em lógica difusa. Os microprocessadores implementados por hardware analógico usam a metodologia de projeto de circuito integrado denominada full-custom, onde o projeto é realizado a nível de transistores, ou seja, nesta metodologia de projeto o sistema pode ser otimizado ao máximo ao nível de desempenho. Os microprocessadores desenvolvidos baseados em hardware digital usam as metodologias denominadas semi-custom (Standard Cell) ou usam dispositivos lógicos programáveis, tais como: FPGA ou CPLD para implementar os mesmos. Quando o processador é implementado em Standard Cell o projetista do sistema usa uma biblioteca de células previamente caracterizada pelo fabricante. Quando o sistema é implementado usando-se um dispositivo programável o projetista desenvolve um código que será posteriormente gravado em um dispositivo alvo, o código é na maioria das vezes desenvolvido usando-se uma linguagem de programação para hardware, tal como: VHDL ou Verilog. A seguir é apresentado de forma sucinta as principais implementações de microprocessadores baseados em lógica difusa implementados em hardware analógico e digital.

Yamakawa e Miki (1986) apresentaram circuitos desenvolvidos para implementar funções lógicas difusas, tais como: diferença difusa, união lógica difusa (operador máximo), interseção lógica difusa (operador mínimo), diferença absoluta, dentre outras, sendo que todos são implementados na tecnologia CMOS e operam em modo corrente. As funções difusas implementadas foram definidas utilizando-se somente a operação diferença limitante e a soma algébrica. A utilização de tais funções para implementar as células difusas se deu devido, principalmente, à simplicidade das referidas funções. A soma algébrica, quando

implementada em modo corrente, é realizada diretamente por uma conexão "e" por fios. Do mesmo modo, a função diferença limitante é implementada utilizando-se um espelho de corrente CMOS com razão de espelhamento 1:1 e por um transistor CMOS conectado com diodo. Este trabalho pode ser considerado o trabalho pioneiro do ponto de vista de implementação de blocos funcionais analógicos que poderiam ser, futuramente, utilizados para implementar um computador difuso analógico.

Yamakawa (1988 e 1993) apresenta um controlador lógico difuso analógico implementado em tecnologia bipolar. O controlador proposto implementa a inferência do tipo Mandami, ou seja, baseado em operações do tipo max-min. O mérito deste trabalho está em sua arquitetura, onde o circuito gerador de função de pertinência e o bloco de inferência do tipo max-min operam no modo tensão, enquanto o bloco de defuzzificação opera em modo corrente. A escolha para que o bloco defuzificador operasse em modo corrente foi realizada para que a velocidade de operação do mesmo fosse aumentada, pois este bloco consome o maior tempo de processamento entre todos os que compõem o controlador.

Sasaki et al (1990) apresentaram circuitos de máximo e de mínimo, de múltiplas entradas, desenvolvidos em tecnologia CMOS em modo corrente. A operação dos mesmos é baseada nas operações difusas, diferença limitante e soma algébrica, propostos nos trabalhos de Yamakawa. O desenvolvimento de tais circuitos de múltiplas entradas foi um fato marcante, pois até esta data somente circuitos de máximos e de mínimos com duas entradas haviam sido implementados. Até então, quando estes circuitos necessitavam de um número maior de entradas era necessário desenvolver estruturas do tipo árvore binária, a partir dos circuitos de máximos e de mínimos com duas entradas. Esta configuração em árvore apresentava problemas como erros acumulativos devido ao cascadeamento existente dos circuitos, além de reduzir a velocidade de operação dos mesmos. No circuito proposto por Sasaki tais problemas foram sanados. A única inconveniência nesta proposta de implementação é a utilização de um número maior de transistores para se obter o circuito de máximo (mínimo), quando comparada com a implementação do mesmo circuito baseada em árvore binária.

Inoue et al (1991) e Sasaki et al (1992) propuseram o projeto de um circuito gerador de função de

pertinência e de circuitos máximos e de mínimos. A síntese de tais circuitos foi baseada na operação diferença limitante. Esta operação foi realizada utilizando-se de um amplificador de transcondutância OTA - Operational Transconductance Amplifier, e um diodo conectado em sua saída. Assim, o sinal de entrada deste sistema é um sinal de tensão, enquanto o sinal de saída é um sinal de corrente. O sistema foi desenvolvido em tecnologia CMOS. As principais características desta proposta foram os sinais de entrada estarem em modo tensão, o que facilita o interfaceamento entre estes circuitos e os blocos utilizados para se fazer aquisição de dados e as altas velocidades de operação obtidas devido ao processamento dos sinais internos aos blocos serem realizados em modo corrente.

Lemaitre et al (1993 e 1994) apresentam um compilador de silício, denominado SOFIC, desenvolvido para sintetizar e implementar os blocos necessários para se realizar a implementação de um microprocessador lógico difuso. Tal compilador implementa as unidades difusas, circuito gerador de função de pertinência, circuito de inferência e circuito de defuzificação, baseadas em uma biblioteca de células implementadas em tecnologia CMOS operando em modo corrente que realizam as operações básicas difusas: operação max, min e negação. A grande inovação proposta é que o compilador trabalha com células analógicas, e não digitais, como a maioria de compiladores de silício existentes até então. Isto foi possível pois os circuitos desenvolvidos foram baseados no bem conhecido espelho de corrente CMOS e em conexões "e" por fios (para implementar a operação soma algébrica ou subtração algébrica). Utilizando-se o compilador de silício desenvolvido, o projeto pode ser otimizado com relação à área de silício, a velocidade de operação e ao consumo de potência que o circuito pode alcançar.

Baturone (1994) apresenta uma otimização no circuito máximo, de múltiplas entradas, desenvolvido por Sasaki (1992), onde os ganhos de tal implementação são: redução do número de transistores necessários para implementar a função, redução do consumo de potência e o aumento da velocidade de operação do circuito.

Peters et al (1995) e Guo (1996 e 1998) apresentam um processador lógico difuso operando em modo tensão, implementado em tecnologia CMOS. A ênfase do trabalho é dada aos blocos fuzificador e defuzificador.

O módulo de inferência não apresenta nenhuma novidade tecnológica, pois o mesmo implementa o método proposto por Mandami, sendo que para se realizar a implementação do método por hardware analógico, somente é necessária a implementação de circuitos de máximos e de mínimos de múltiplas entradas, sendo que os mesmos já se encontravam difundidos na literatura (Sasaki, 1990, 1992). O circuito fuzificador implementado é composto por dois amplificadores diferenciais e por um MOSFET com dupla porta, sendo este utilizado por Shibata para implementar a função sigmoide em aplicações de redes neurais. Tal transistor pode ser modelado como um transistor MOS com porta flutuante cujo potencial é controlado por múltiplas entradas via capacitores de acoplamento. Neste circuito somente dois sinais de controle são utilizados para definir a forma da função de pertinência que será produzida. Na implementação do defuzificador foi utilizado um circuito de agregação realizado com amplificadores operacionais na configuração de seguidor de emissor. Tal circuito foi utilizado como meio a evitar a necessidade de se implementar um circuito divisor, o que reduziria a velocidade de operação do bloco.

Huertas et. al. (1996) e Baturone et. al. (1997) implementaram um microprocessador lógico difuso baseado no método de inferência denominado de zero order Sugeno. O microprocessador foi implementado em hardware analógico, em tecnologia CMOS e os circuitos operam no modo corrente, mas a interface com o mundo exterior é realizada em modo tensão, para facilitar a comunicação com outros circuitos convencionais. O circuito de fuzificação proposto implementa funções do tipo triangular e trapezoidal, sendo que somente três sinais de controle são necessários para realizar a configuração do mesmo. Circuitos de máximos e de mínimos de múltiplas entradas que operam em modo corrente, baseado no trabalho de Sasaki, foram, também, implementados. O bloco de defuzificação neste projeto foi realizado por dois circuitos distintos: um circuito de escalonamento e um circuito divisor. O circuito de escalonamento foi implementado por espelhos de corrente CMOS e o circuito divisor foi implementado por um amplificador de trans-resistência. Tal circuito converte a diferença das correntes de entrada em tensão através de uma resistência controlada por tensão, composta por transistores casados, polarizados na região de triodo. Unindo-se tais circuitos, foi possível implementar a unida-

de defuzificadora do microprocessador. Os pontos principais desta implementação são: a pequena área de silício necessária na implementação, o reduzido consumo de potência do circuito e o alto grau de programabilidade que o circuito oferece durante a etapa de geração das funções de pertinência.

Manaresi et. all. (1996) apresentam um compilador de silício que pode ser usado para implementar, em hardware analógico, microprocessadores baseados em lógica difusa. A biblioteca de células analógicas, implementadas em CMOS, é baseada em circuitos amplificadores operacionais. Assim, os sinais estão em modo tensão, diferentemente das bibliotecas de células utilizadas por Lemaitre. As principais vantagens deste tipo de abordagem de projeto são: a grande programabilidade do sistema, o baixo consumo de potência e a alta velocidade de operação que o circuito pode alcançar. Bouras (Bouras, 1998) apresenta a implementação de um microprocessador lógico difuso implementado de modo híbrido. Tal metodologia de projeto somou as principais características do projeto analógico e do digital, ou seja, conseguiu obter alta velocidade de operação e alto nível de programabilidade. Neste projeto, os blocos digitais são responsáveis por realizar o controle e programabilidade de todos os blocos constituintes do microprocessador. A metodologia analógica é utilizada para implementar os blocos funcionais do microprocessador, em modo tensão.

Togai e Watanabe em (1986) desenvolveram a primeira máquina de inferência implementada por hardware digital. Tal máquina foi projetada baseada no operador max-min proposto por Mandami. Este pode ser considerado como sendo o trabalho pioneiro na implementação de sistemas difusos por hardware digital. Após tal implementação, outros pesquisadores propuseram novas arquiteturas de unidades difusas. Dentre os trabalhos que obtiveram maior destaque, pode-se citar o próprio trabalho de Watanabe (1990) que apresenta o primeiro controlador lógico difuso em hardware que pode ser re-configurado pelo próprio usuário.

Surmann et. al [Sur] apresentam o projeto de um microprocessador lógico difuso implementado em uma FPGA - Field Programmable Gate Array. O protótipo desenvolvido é capaz de operar em altas velocidades.

Tal característica foi obtida utilizando uma arquitetura do tipo pipeline no desenvolvimento dos blocos que realizam as operações do microprocessador. As

principais características do protótipo desenvolvido são: possui 4 entradas, 1 saída e 256 regras. O sistema foi implementado utilizando-se duas FPGAs e memórias RAMs externas. As memórias foram utilizadas para gerar as funções de pertinência e para armazenar as regras do sistema. Outros trabalhos seguiram esta mesma linha de projeto, baseando a implementação de arquiteturas de microprocessadores lógicos difusos em dispositivos FPGA (Ostrowski, 1993 -Manzoul, 1995 - Hung, 1995 - Hollstein, 1996). O grande mérito dos trabalhos citados anteriormente é a rapidez da prototipagem do sistema final e a facilidade de atualização do projeto quando do aparecimento de novas famílias de FPGAs, pois para realizar tal tarefa, somente é necessário re-gravar os dados no novo dispositivo.

Zrilic (2000) apresenta o projeto de circuitos que podem ser utilizados para comporem uma biblioteca de células a ser utilizada na implementação de um microprocessador lógico difuso. Das células apresentadas, os circuitos fuzificadores, implementados em hardware digital, merecem destaque. Inicialmente, o projeto de tal célula é baseado em tabelas de lookup (memórias RAM). Desde modo, altas velocidades de operação podem ser obtidas, mas em contrapartida, dependendo do número de funções que se deseja utilizar, a área necessária para esta implementação é consideravelmente alta. Uma outra abordagem de projeto para implementar tal circuito é se realizar uma aproximação aritmética para produzir a função de pertinência em microprocessadores lógicos difusos digitais. Nesta metodologia, uma função de pertinência com forma trapezoidal é produzida, e para se alterar a forma da mesma, uma operação aritmética, multiplicação ou divisão, é realizada na função anterior. Desde modo, não existe a necessidade de se utilizar memórias RAMs para armazenar as funções de pertinência e conseqüentemente nesta solução haverá uma economia na área de silício necessária para a implementação do microprocessador.

Patyra (1996 e 1999) apresenta uma revisão sobre implementações de microprocessadores lógicos difusos realizados por hardware digital. Inicialmente, o conjunto de parâmetros principais que definem o projeto do microprocessador, tais como número de entradas e saídas, número de regras, número de funções de pertinência que definem as variáveis de entrada e saída, são propostos. Neste ponto, é apresentado um parâmetro que pode ser usado para comparar o desempenho destes circuitos, denominado de Tin-out,

que determina o tempo de propagação do sinal através do microprocessador. Posteriormente, é apresentada uma arquitetura MIMO (múltiplas entradas - múltiplas saídas) clássica para implementar um microprocessador lógico difuso e uma arquitetura MIMO modificada de tal controlador. A arquitetura modificada apresenta um desempenho superior com relação a velocidade de operação quando comparada com a arquitetura clássica, devido a utilização no projeto da arquitetura pipelined no estágio de inferência do referido microprocessador.

ARQUITETURA PARA MICROPROCESSADOR BASEADO NA LÓGICA DIFUSA

Um microprocessador baseado em lógica difusa possui a função de mapear entradas reais em uma saída real, via regras condicionais do tipo se-então. O formato de uma regra condicional é apresentado abaixo.

se x é negativo grande **e** y é positivo alto **então** z é nulo.

A arquitetura proposta que pode ser implementada por hardware, analógico ou digital, é apresentada na figura 2. Esta arquitetura foi idealizada para operar com dois sinais de entrada e um sinal de saída. O sistema é composto de unidades de regra, circuito de máximo e defuzificador. Cada unidade de regra é responsável por implementar uma regra condicional presente no microprocessador. As unidades de regras e o módulo de máximo formam a máquina de inferência de um microprocessador.

A análise da unidade de regra pode ser inicialmente realizada através dos circuitos geradores de função de pertinência. Em cada unidade de regra dois circuitos geradores de função de pertinência são utilizados para operarem como interface de entrada do microprocessador. Para o usuário do microprocessador possa ter um alto grau de flexibilidade as especificações deste bloco devem ser: o mesmo deve ser programado pelo usuário, e deverá produzir funções de pertinência do tipo trapezoidal, triangular, "Z" ou "S". A função de pertinência de saída também deverá ser implementada por um circuito gerador de função de pertinência programado somente para produzir um único tipo de função de pertinência (o tipo mais comumente encontrado é o tipo triangular).

Dois operações devem ser realizadas nesta máquina de inferência: o cálculo da conclusão de cada regra e o somatório de todas as regras individuais para se

obter a saída completa que representa a ação de controle a ser tomada. A primeira etapa para se obter o valor de conclusão de uma regra é se calcular o grau de ativação da respectiva regra. O grau de ativação da regra representa o grau de relação entre as variáveis de entrada e a parte antecedente de uma regra condicional. Como na arquitetura proposta os sinais de entrada são unidos pelo conectivo "e" na composição dos antecedentes das regras um bloco de mínimo pode ser usado para implementar esta operação. A operação que combina a parte antecedente e a parte consequente de uma regra condicional é denominado de implicação difusa. Na arquitetura proposta para implementar microprocessadores difusos em hardware o método mais usado é baseado na implicação difusa proposta por Mandami. O método proposto por Mandami utiliza o operador mínimo para implementar a implicação difusa e o operador máximo para implementar a agregação de todas as regras ativas do microprocessador.

Finalmente, o circuito defuzificador é necessário para transladar a informação a ser aplicada ao sistema sob controle do mundo difuso para o mundo real.

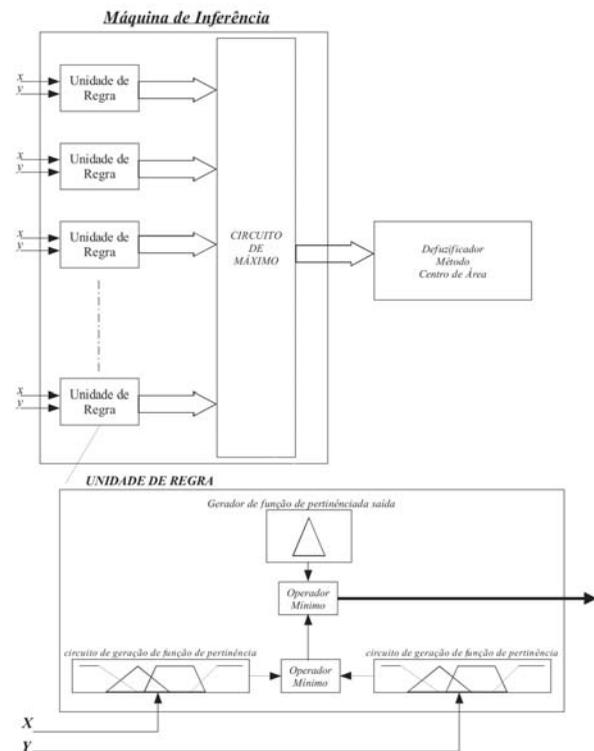


Figura 2: Arquitetura do microprocessador lógico difuso implementado em hardware.

HARDWARE ANALÓGICO VERSUS DIGITAL

O microprocessador digital possui, na maioria das vezes, os seguintes blocos funcionais: circuitos lógicos utilizados para se calcular o algoritmo difuso (inferência difusa), memórias utilizadas para armazenar a base de regras do controlador e geradores ou tabelas de look-up (elementos de memória) utilizados para implementar as funções de pertinência que representam as variáveis de entrada e saída do controlador. As principais vantagens oriundas dos projetos digitais, quando comparadas com as analógicas, são (Kandel, 1998):

- " menor tempo de desenvolvimento do protótipo;
- " maior nível de automatização do projeto;
- " alto nível de programabilidade do controlador, principalmente no bloco fuzzificador;
- " apresenta boa compatibilidade com outros sistemas digitais;
- " quando o sistema é implementado em dispositivos lógicos programáveis, tais como FPGA ou PLD, a atualização do controlador pode ser realizada de modo sistemático e direto.

As principais desvantagens desta metodologia de implementação estão relacionadas com a necessidade de se utilizar conversores A/D e D/A para que o mesmo possa realizar a comunicação com o mundo exterior (completamente analógico), bem como a necessidade de se utilizar uma enorme área de silício na implementação de funções básicas da lógica difusa quando o processador é implementado em semi-custom (Standard Cell).

O microprocessador implementado na forma analógica aproveita as características não lineares dos componentes ativos para implementar os blocos difusos de forma simples. Nesta metodologia de projeto, os blocos são implementados em modo tensão ou corrente, sendo bastante comum, também, a implementação de circuitos que operam com sinais de entrada e saída em modo tensão e o processamento interno aos blocos realizado em modo corrente. Quando os circuitos são implementados em modo tensão, o bloco funcional mais utilizado é o amplificador diferencial, em contrapartida, quando a implementação é realizada em modo corrente os blocos funcionais são, em quase sua totalidade, implementados por circuitos espelhos de corrente, e por conexões "e" realizadas por fios. As principais vantagens da implementação

analógica de microprocessadores lógicos difusos são (Kandel, 1998):

- " altas velocidades de operação;
- " ocupam pouca área de silício;
- " arquitetura completamente paralela;
- " possui interface simples com sensores e/ou atuadores pois os sinais de entrada e saída do microprocessador são sinais analógicos;
- " apresenta baixo consumo de potência sendo adequado, por exemplo, em aplicações de áreas médicas.

As principais desvantagens de tal metodologia são: a baixa precisão, o que restringe o campo de aplicações onde um microprocessador analógico poderá ser utilizado, a baixa programabilidade das funções de pertinência do sistema e falta de ferramentas de automatização de projeto.

CONCLUSÃO

Este trabalho apresentou os blocos constituintes de um microprocessador baseado em lógica difusa. Os microprocessadores podem ser implementados tanto por hardware analógico quanto por hardware digital, sendo que cada uma destas formas de implementação possui suas vantagens e desvantagens. Quando o microprocessador é implementado de forma analógica (ASIC - circuito integrado de aplicação específica) o mesmo só pode ser usado no projeto para o qual foi desenvolvido. Então para se obter uma maior flexibilidade de projeto de microprocessadores analógicos é conveniente realizar o desenvolvimento de blocos (células) analógicos que compõem o processador difuso, e desenvolver ferramentas de síntese de circuitos analógicos que usem as células da biblioteca previamente desenvolvida no projeto dos microprocessadores.

Quando o projeto do microprocessador é realizado em hardware digital os projetistas, atualmente, estão usando como alvo os circuitos programáveis (FPGA ou CPLD), pois deste modo o projeto desenvolvido pode ser reaproveitado quando a tecnologia destes circuitos é atualizada. O projeto pode ser reaproveitado, pois, na maioria das vezes o mesmo é desenvolvido usando-se uma linguagem de programação para hardware, VHDL ou Verilog, e desta forma o projeto do microprocessador se torna de fato a implementação de um determinado algoritmo que pode ser usado em qualquer dispositivo lógico programável. Deste

modo o projetista do sistema possui um grande grau de flexibilidade, programabilidade, e uma independência com relação ao fabricante do dispositivo lógico programável.

REFERÊNCIAS

Yamakawa, T., High speed fuzzy controller hardware system: the mega-fips machine, *Information Sciences*, 45, 1988, pp. 113-128.

TOGAI, M.; WATANABLE, H., A VLSI implementation on a fuzzy inference engine: Towards an expert system on a chip, *Information Sciences*, n.38, p. 147-163, 1986.

ZADEH, L. A., Fuzzy sets, *Information Sciences*, n.8, p. 338-353, 1965.

ZADEH, L. A. Outline of a new approach to the analysis of complex systems and decision processes, *IEEE transactions on systems, man, and cybernetics*, v. SMC-3, n. 1, p. 28-44, Jan. 1973.

EL-HAWARY, M. E. Electric power applications of fuzzy systems, *IEEE Press series on power engineering*, 1998. ISBN:0-7803-1197-3.

YAMAKAWA, T. AND MIKI, T., The current mode fuzzy logic integrated circuits fabricated by the standard CMOS process, *IEEE Transactions on computers*, v. C-35, n. 2, p. 161-167, feb. 1986.

YAMAKAWA, T. A fuzzy inference engine in nonlinear analog mode and its applications to a fuzzy logic control, *IEEE Transactions on neural networks*, v. 4, n. 3, p. 496 - 521, 1993.

SASAKI, M. et al. Fuzzy multiple input maximum and minimum circuits in current mode and their analyses using bounded-difference equations. *IEEE Trans. On Computers*, v. 39, n. 6, p. 768-774, jun. 1990.

INOUE, T. ET AL, New OTA based analog circuits for fuzzy membership functions and MAX/MIN operations, *IEICE Transactions*, v. E-74, n. 11, p. 3619-3621, nov. 1991.

SASAKI, M. et al. Current mode analog fuzzy hardware with voltage input interface and normalization locked

loop, *IEICE Transactions fundamentals*, v. E75-A, n. 6, p. 650-654, jun. 1992.

LEMAITRE, L. et al. Fuzzy logic functions synthesis: a CMOS current mirror based solution. *IEEE ISCAS 1993*, Chicago. Proceedings... Chicago, 1993. p. 2015-2018.

_____. Synthesis and design automation of analog fuzzy logic VLSI circuits, *Proc. IEEE SMVL*, Sacramento, may 1993, p. 74-79.

_____. Analysis and design of CMOS fuzzy logic controller in current mode, *IEEE Journal of solid state circuits*, v. 29, n. 3, p. 317-322, mar. 1994.

BATURONE, I. et al. Current mode multiple input max circuit, *Electronics letters*, v. 34, n. 3, p. 317-322, mar. 1994.

PETERS, L. et al. A novel analog fuzzy controller for intelligent sensors, *Fuzzy Set and Systems*, v.70, p. 235-247, 1995.

HUERTAS, J. L., et al. Integrated circuit implementation on fuzzy controllers, *IEEE Journal of solid state circuits*, v. 31, n. 7, p.1051-1058, jul. 1996.

MANARESI, N. et al. A silicon compiler of analog fuzzy controllers: from behavioral specifications to layout, *IEEE Transactions on Fuzzy Systems*, v. 4, n. 4, p. 418-428, nov. 1996.

GUO, S. et al, Design and implementation of an analog fuzzy logic controller, *IEEE Transactions on fuzzy systems*, v. 4, n. 4, p. 429-438, nov. 1996.

BATURONE, I. et al. Implementatioon of CMOS fuzzy controllers as mixed signal integrated circuits, *IEEE Transactions on fuzzy systems*, v. 5, n. 1, p. 1-19, 1997.

BOURAS, S. et al. Mixed analog-digital fuzzy logic controller with continuous amplitude fuzzy inferences and defuzzification, *IEEE Transactions on Fuzzy Systems*, v. 6, n. 2, May 1998.

SURMANN, H., et al. Optimized fuzzy controller architecture for field programmable gate arrays.

GUO, S.; PETERS, L., A high speed fuzzy co-processor implemented in analogue/digital technique, *Computers & Electrical Engineering*, v. 24, p. 89-98, 1998.

WATANABLE, H. ET AL. A VLSI fuzzy logic controller with reconfigurable. *IEEE Journal of solid state circuits*, v. 25, n. 2, p. 376-382, apr. 1990.

OSTROWSKI, D. J., et al. An outline of a intuitive of fuzzy logic and its efficient implementation, IEEE 1993, p.184-189.

MANZOUL, M. AND JAYABHARATHI, FPGA for fuzzy controllers, *IEEE Transactions on Systems, Man and Cybernetics*, v. 25, n. 1, p.213-216, jan. 1995.

HUNG, D. L. Dedicated digital fuzzy hardware, IEEE p. 31 - 39, 1995.

Hollstein, T. et al. Computer aided design of fuzzy systems based on generic VHDL specifications, *IEEE Transactions on Fuzzy Systems*, v. 4, n. 4, p. 403-417, nov. 1996.

ZRILIC, D. et al. Hardware implementations of fuzzy membership functions, operations, and inference, *Computers and electrical enginnering*, v.26, p. 85-105, 2000.

PATYRA, M. et al. Digital fuzzy logic controller: design and implementation, *IEEE Transaction on fuzzy systems*, v. 4, n. 4, p. 439-459, nov. 1996.

_____. Hardware implementations of difital fuzzy logic controllers. *Information Sciences*, v. 113, p. 19-54, 1999.

KANDEL, A. AND LINGHOLZ, G., *Fuzzy hardware - architectures and applications*. [S.l.]: Kluwer Academic publishers, 1998.